

《VF-ZYNQ7020-T产品手册》

赛灵思28nm 异构FPGA开发板



深圳**奥唯思**，为**FPGA**而生...

手册目录

芯片介绍

参数描述

功能介绍

尺寸介绍

Demo介绍

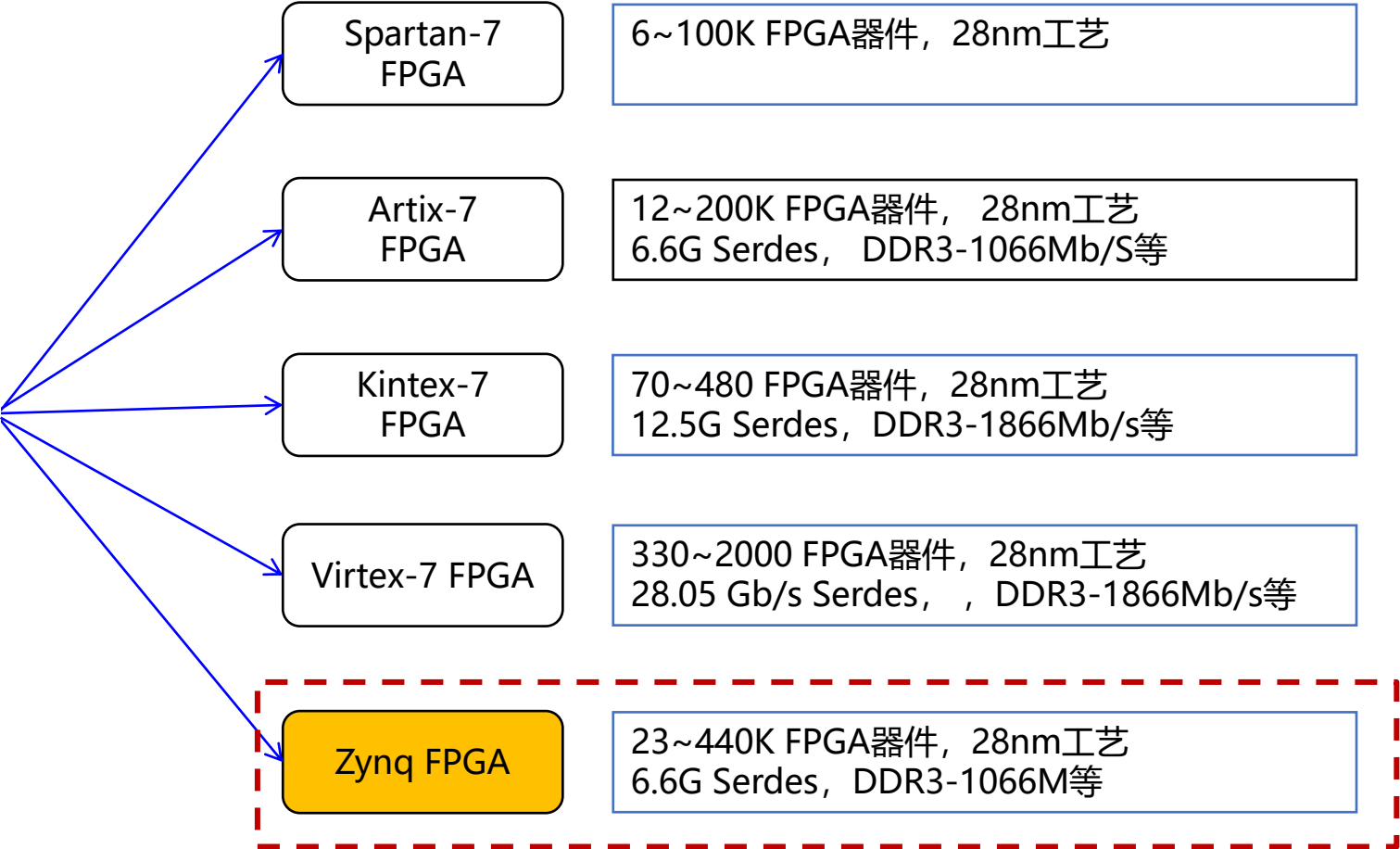
资料介绍

套餐介绍

实物演示

联系我们

FPGA主芯片 系列介绍



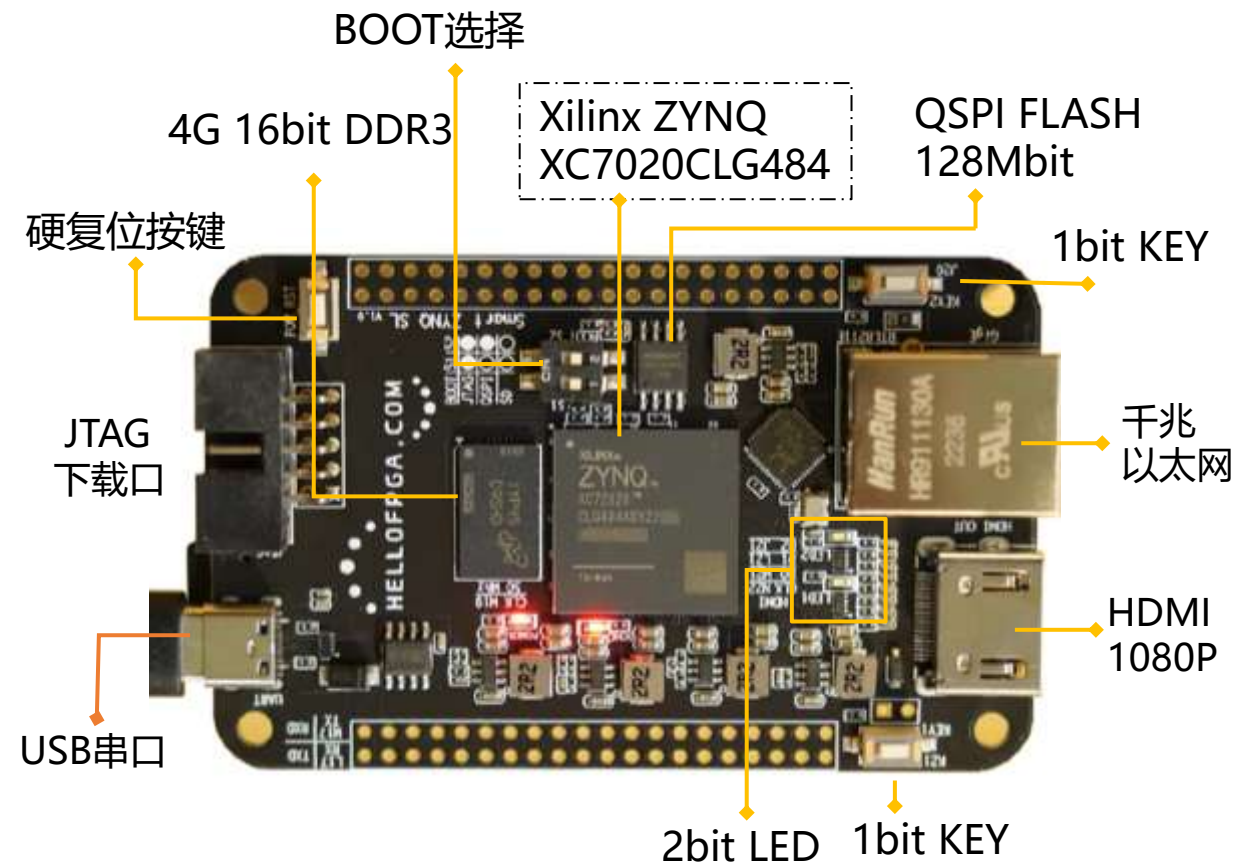
XC7020CLG484 FPGA介绍



Zynq®-7000 All Programmable SoC Family

		Cost-Optimized Devices					Mid-Range Devices				
Device Name		Z-7007S	Z-7012S	Z-7014S	Z-7010	Z-7015	Z-7020	Z-7030	Z-7035	Z-7045	Z-7100
Part Number		XC7Z007S	XC7Z012S	XC7Z014S	XC7Z010	XC7Z015	XC7Z020	XC7Z030	XC7Z035	XC7Z045	XC7Z100
Processing System (PS)	Processor Core	Single-Core ARM® Cortex™-A9 MPCore™ Up to 766MHz			Dual-Core ARM Cortex-A9 MPCore Up to 866MHz			Dual-Core ARM Cortex-A9 MPCore Up to 1GHz ⁽¹⁾			
	Processor Extensions	NEON™ SIMD Engine and Single/Double Precision Floating Point Unit per processor									
	L1 Cache	32KB Instruction, 32KB Data per processor									
	L2 Cache	512KB									
	On-Chip Memory	256KB									
	External Memory Support ⁽²⁾	DDR3, DDR3L, DDR2, LPDDR2									
	External Static Memory Support ⁽²⁾	2x Quad-SPI, NAND, NOR									
	DMA Channels	8 (4 dedicated to PL)									
	Peripherals	2x UART, 2x CAN 2.0B, 2x I2C, 2x SPI, 4x 32b GPIO									
	Peripherals w/ built-in DMA ⁽²⁾	2x USB 2.0 (OTG), 2x Tri-mode Gigabit Ethernet, 2x SD/SDIO									
Security ⁽³⁾	RSA Authentication of First Stage Boot Loader, AES and SHA 256b Decryption and Authentication for Secure Boot										
Processing System to Programmable Logic Interface Ports (Primary Interfaces & Interrupts Only)		2x AXI 32b Master, 2x AXI 32b Slave 4x AXI 64b/32b Memory AXI 64b ACP 16 Interrupts									
Programmable Logic (PL)	7 Series PL Equivalent	Artix®-7	Artix-7	Artix-7	Artix-7	Artix-7	Artix-7	Kintex®-7	Kintex-7	Kintex-7	Kintex-7
	Logic Cells	23K	55K	65K	28K	74K	85K	125K	275K	350K	444K
	Look-Up Tables (LUTs)	14,400	34,400	40,600	17,600	46,200	53,200	78,600	171,900	218,600	277,400
	Flip-Flops	28,800	68,800	81,200	35,200	92,400	106,400	157,200	343,800	437,200	554,800
	Total Block RAM (# 36Kb Blocks)	1.8Mb (50)	2.5Mb (72)	3.8Mb (107)	2.1Mb (60)	3.3Mb (95)	4.9Mb (140)	9.3Mb (265)	17.6Mb (500)	19.2Mb (545)	26.5Mb (755)
	DSP Slices	66	120	170	80	160	220	400	900	900	2,020
	PCI Express®	—	Gen2 x4	—	—	Gen2 x4	—	Gen2 x4	Gen2 x8	Gen2 x8	Gen2 x8
	Analog Mixed Signal (AMS) / XADC ⁽²⁾	2x 12 bit, MSPS ADCs with up to 17 Differential Inputs									
	Security ⁽³⁾	AES & SHA 256b Decryption & Authentication for Secure Programmable Logic Config									
	Speed Grades	Commercial	-1			-1			-1		
Extended		-2			-2,-3			-2,-3			-2
Industrial		-1, -2			-1, -2, -1L			-1, -2, -2L			-1, -2, -2L

FPGA核心板 参数描述



- 1) 底部PS: 33.33MHz有源晶振
- 2) 底部PL: 50MHz有源晶振
- 3) 底板PS: TF卡槽, 2Kbit EEPROM

发烧设计, 极致尺寸;
工匠品质, 为FPGA而生。

参数	描述
供应商	奥唯思 科技
核心板型号	VF-ZYNQ7020-C
FPGA厂家	Xilinx (AMD) Zynq系列 FPGA (双核A9)
FPGA型号	XC7020CLG484
FPGA资源	85K 逻辑单元, 集成DDR3软核, 220个DSP
DDR颗粒	4G 16bit DDR3: MT41K256M16
PCBA尺寸	85.6mm *50.448mm
PCB工艺	8层 1.6mm 沉金 亚黑
板载FLASH	128Mbit SPI FLASH : N25Q128A13ESE40
核心板外设	1) 1个USB串口 2) 2个测试LED, 2个用户按键, 1个硬复位按键 3) 1个千兆以太网口, 一个HDMI口
其他接口	板载2.54mm 2*5 JTAG下载口
排针接口	2.54mm 40P*2排针引出, 各34各PL IO
供电	集成USB串口供电口 排针底板输入5V DC

FPGA开发板 图像接口介绍

DVP摄像头接口

MIPI摄像头接口



RGBLCD屏幕接口



MT9V034黑白全局
30万1/3寸



AR0135彩色全局
130万1/3寸

可选多种DVP模组



SC130GS
彩色/黑白
130万1/3寸



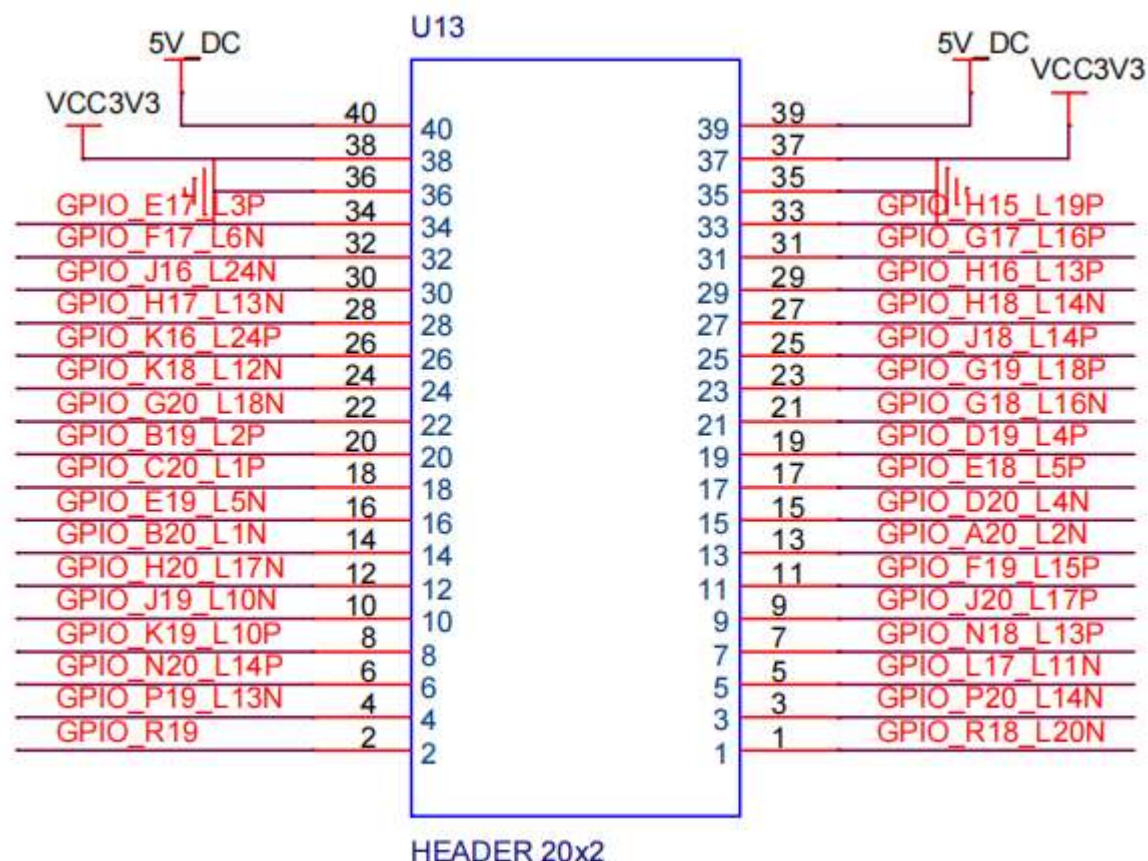
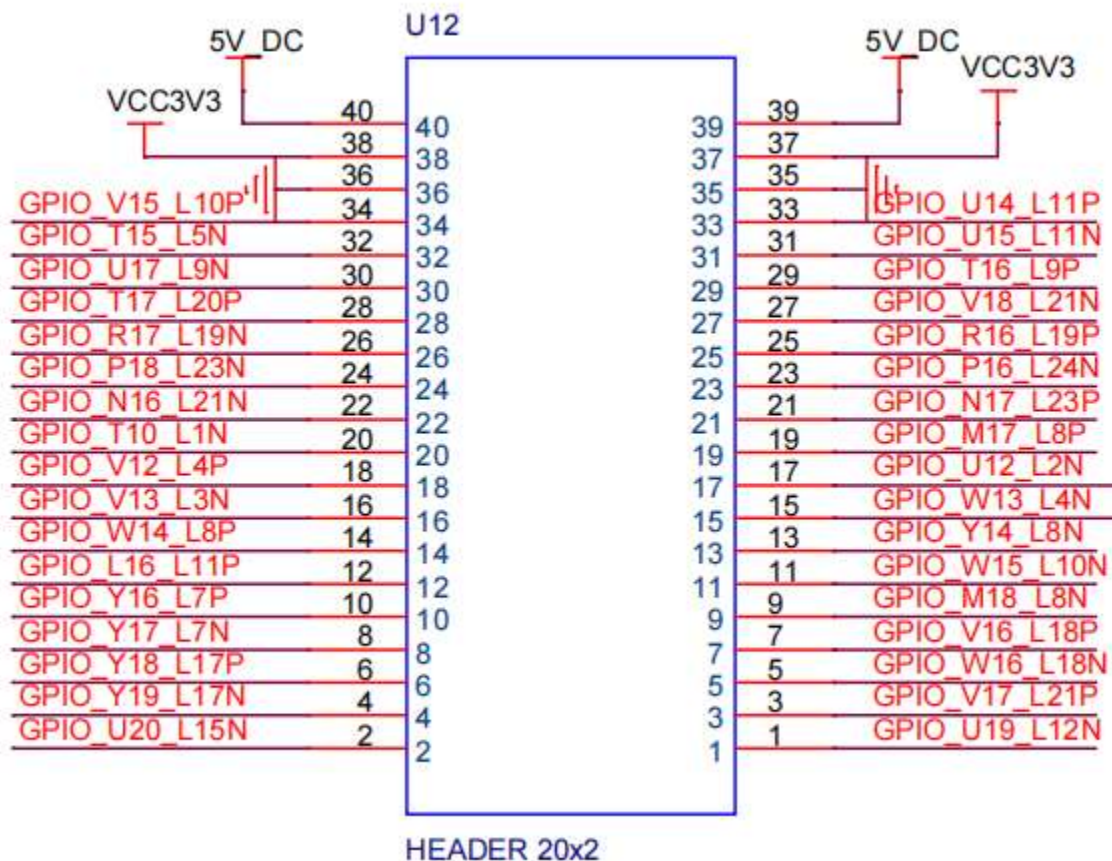
SC200AI
彩色
200万1/3寸

可选多种MIPI模组 (1.2Gbps)

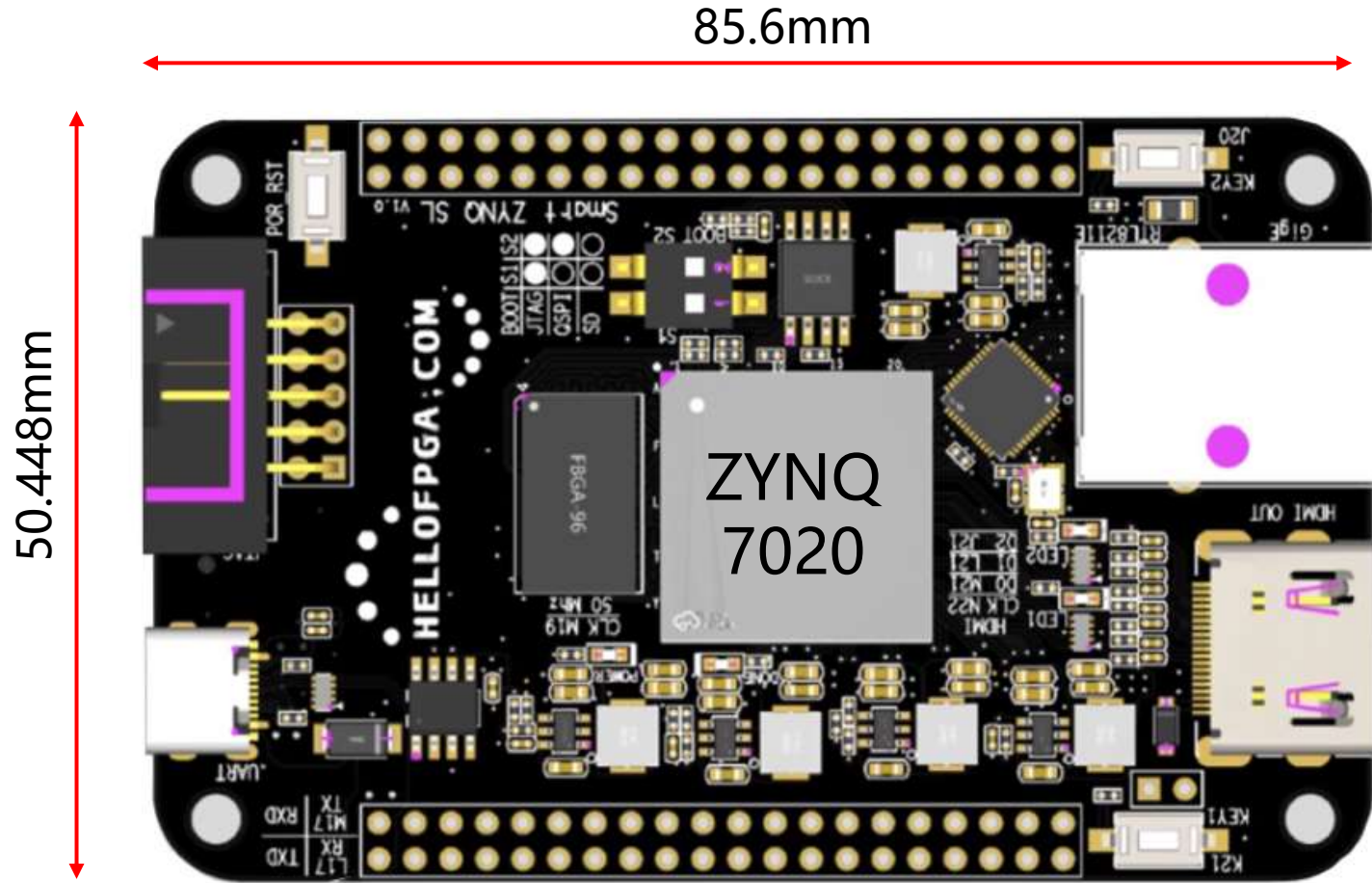
5寸RGB 800*480 IPS触摸屏



FPGA核心板 40P用户接口



FPGA核心板 3D视图介绍



FPGA核心板 基础Demo介绍



分类	工程名称	FPGA工程介绍
基础工程	01_LED_8bit_Test	LED流水灯测试实验 (核心板)
	02_KEY_2bit_Test	独立按键测试实验 (核心板)
	03_FPGA_UART_Test_Bottom	UART串口测试实验 (底板)
	04_RGBLCD_Test_800480	UART串口测试实验 (底板)
	05_LVDS_LCD_Test_1024600	800*480 RGB LCD屏幕显示实验
	05_MIPI_LCD_Test_1024600	1024*600 MIPI DSI屏幕显示实验
	07_Ti60_HDMI_1080P_Lvds_Test	1920*1080@60 HDMI屏幕显示实验

FPGA开发板 图像Demo介绍



分类	工程名称	FPGA工程介绍
图 像 工 程	01_LCD_Test_800480	800*480 LCD测试工程
	03_DDR_MT9M001_LCD_Test	基于MT9M001 DVP相机的RGB屏(800*480)实时成像案例
	02_DDR_AR0135_LCD_Test	基于AR0135 DVP相机的RGB屏(800*480)实时成像案例
	04_DDR_SC130GS_LCD_Test	基于SC130S MIPI 4lane 相机的RGB屏(800*480)实时成像案例
	03_DDR_MT9M001_HDMI_Test	基于MT9M001 DVP相机的HDMI(720P)实时成像案例
	02_DDR_AR0135_HDMI_Test	基于AR0135 DVP相机的HDMI(720P)实时成像案例
	04_DDR_SC130GS_HDMI_Test	基于SC130S MIPI 4lane 相机的HDMI(720P)实时成像案例

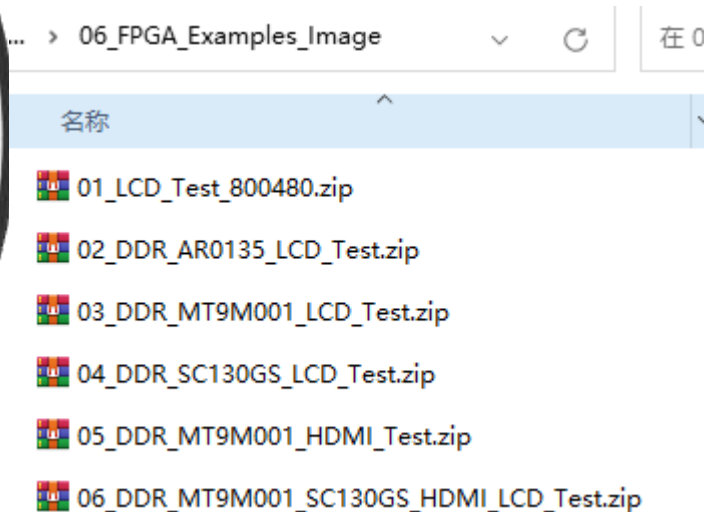
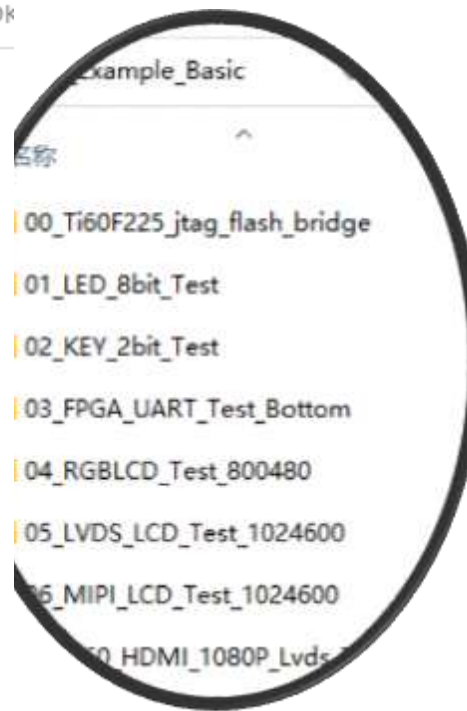
基于ZQYN的DVP/**MIPI**图像解决方案，
成熟的案例及量产经验！

FPGA开发板 资料介绍



HDK_Info > VF-ZYNQ7020-T_HDK_V0.2

名称	修改日期	类型
01-User_Guide	2023/7/21 0:59	文件夹
02-Software&Driver	2023/7/21 1:03	文件夹
03_芯片数据手册	2023/7/21 1:19	文件夹
04_原理图&PIN TCL	2023/7/28 17:03	文件夹
05_FPGA_Examples_Basic	2023/7/21 1:18	文件夹
06_FPGA_Examples_VIP	2023/7/21 1:21	文件夹
07_FPGA资料与设计教程	2023/7/21 1:12	文件夹
08_VIP图像处理相关资料	2023/7/21 1:14	文件夹
09_演示与相关照片	2023/7/21 1:16	文件夹
CrazyBingo知识星球.png	2023/3/4 22:01	PNG 图片文件
奥唯思FPGA-产品选型-V0.5.pdf	2023/7/5 22:54	WPS PDF 文档
奥唯思FPGA-资料下载.png	2023/7/6 17:16	PNG 图片文件
奥唯思FPGA-自我介绍.png	2023/7/10 15:52	PNG 图片文件
版本备注(必读).txt	2023/7/21 1:18	文本文档



更多资料:

<http://www.hellofpga.com/index.php/2023/05/10/smart-zynq-sl/>

FPGA开发板 安装测试图



FPGA开发板 套餐介绍



VF-ZYNQ7020 Xilinx FPGA主板



800*480
RGB 液晶屏



Xilinx FPGA下载器



MT9V034黑白全局
30万1/3寸



AR0135彩色全局
130万1/3寸



SC130GS
彩色/黑白
130万1/3寸



可选多种CMOS摄像头模组， DVP接口完全兼容



SZOV S 奥唯思

深圳**奥唯思**，为**FPGA**而生...



奥唯思 技术支持



奥唯思FPGA 官微



851598171

奥唯思FPGA 交流群1

官方网站: www.szovs.com

资料下载: www.szovs.com

官方淘宝: crazyfpga.taobao.com

“奥唯思FPGA” 店铺

FPGA论坛: www.crazyfpga.com